

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-312033

(43)Date of publication of application : 07.11.2000

(51)Int.Cl.

H01L 33/00

(21)Application number : 2000-046647

(71)Applicant : NICHIA CHEM IND LTD

(22)Date of filing : 23.02.2000

(72)Inventor : SHIMIZU YOSHINORI

(30)Priority

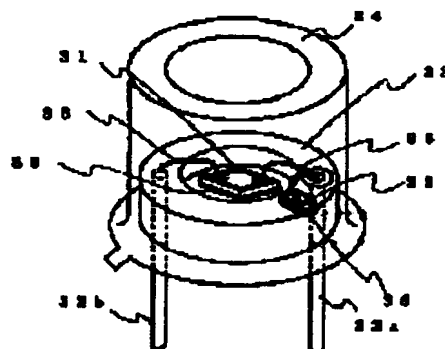
Priority number : 11047728 Priority date : 25.02.1999 Priority country : JP

(54) LIGHT EMITTING DIODE AND DOT MATRIX DISPLAY USING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To protect a light emitting element from static electricity and surge voltages, by making a semiconductor protective element connected in parallel with the light emitting element bidirectionally conductible at a voltage which is equal to or higher than the forward voltage of the light emitting element.

SOLUTION: An LED chip 31 which works as a light emitting element is bonded to the housing section of a silver-plated stem 33 with silver paste 36, and a trigger diode chip 32 which has an npn junction and works as a semiconductor protective element is bonded to the flat section on the peripheral edge of the housing section of the stem 33 with the same silver paste 36. Then an inner lead 33a and a mount lead 33b are respectively connected to the p- and n-side lead-out electrodes of the LFD chip 31 with gold wires 35 by wire bonding. In addition, the n-side lead-out electrode which becomes the top face of the trigger diode chip 32 is connected to the inner lead 33a with a gold wire 35 by wire bonding so that the diode chip 32 may be conducted at a voltage which is equal to or higher than the forward voltage of the LED chip 31.



LEGAL STATUS

[Date of request for examination] 18.05.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3348843

[Date of registration] 13.09.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-312033
(P2000-312033A)

(43) 公開日 平成12年11月7日 (2000. 11. 7)

(51) Int.Cl.⁷

H 0 1 L 33/00

識別記号

F I

H 0 1 L 33/00

テーマコード(参考)

C
J

審査請求 有 請求項の数 4 O L (全 9 頁)

(21) 出願番号 特願2000-46647 (P2000-46647)

(22) 出願日 平成12年2月23日 (2000. 2. 23)

(31) 優先権主張番号 特願平11-47728

(32) 優先日 平成11年2月25日 (1999. 2. 25)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000226057

日亜化学工業株式会社

徳島県阿南市上中町岡491番地100

(72) 発明者 清水 義則

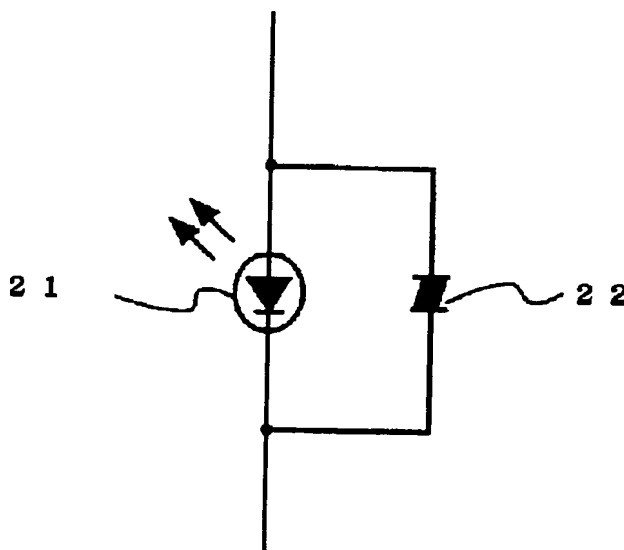
徳島県阿南市上中町岡491番地100 日亜化学工業株式会社内

(54) 【発明の名称】 発光ダイオード及びそれを用いたドットマトリックスディスプレイ

(57) 【要約】

【課題】 紫外域から可視光まで発光可能な窒化物半導体発光素子を用いた発光ダイオードに係わり、特に、マトリックス状に接続させたLEDディスプレイを構成させた場合などにおいても誤作動することなく、発光素子が電氣的に損傷されることがない発光ダイオードを提供することにある。

【解決手段】 少なくとも発光層にGaを有する窒化物半導体を用いた発光素子と、発光素子と並列接続され発光素子を電氣的に保護するための半導体保護素子とを有する発光ダイオードである。特に、発光素子と並列接続された半導体保護素子は、順方向及び逆方向とも発光素子の順方向電圧以上の電圧において導通するものである。



【特許請求の範囲】

【請求項1】 少なくとも発光層がGaを含む窒化物半導体である発光素子と、該発光素子を電気的に保護するための半導体保護素子とを有する発光ダイオードであって、前記発光素子と並列接続された半導体保護素子は、双方向とも発光素子の順方向電圧以上の電圧において導通することを特徴とする発光ダイオード。

【請求項2】 少なくとも発光層にInとGaとを有する窒化物半導体を用いた発光素子と、該発光素子と並列接続され発光素子を電気的に保護するための半導体保護素子とを有する発光ダイオードであって、前記半導体保護素子は、トリガダイオード、ベースをオープンにさせたトランジスタ、パリスタ及び逆方向に直列接続されたツェナーダイオードから選択される少なくとも1種を有することを特徴とする発光ダイオード。

【請求項3】 前記発光素子がサファイア基板上に少なくとも発光層がGaを含む窒化物半導体を介してp型及びn型の窒化物半導体を有する請求項1或いは2に記載の発光ダイオード。

【請求項4】 請求項1或いは請求項2に記載の発光ダイオードをダイナミック駆動させるドットマトリックスディスプレイ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、紫外域から可視光まで発光可能な窒化物半導体発光素子を用いた発光ダイオード等に係わり、特に、マトリックス状に接続させたLEDディスプレイを構成させた場合などにおいても誤作動することなく、発光素子が電気的に損傷されることがない発光ダイオード及びそれを用いたドットマトリックスディスプレイに関する。

【0002】

【従来技術】近紫外から黄色まで高輝度に発光可能な発光素子として窒化物半導体(InxAlyGa1-x-yN、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$)を利用した発光ダイオードが実用化された。これにより、液晶バックライトの光源やプリンターの書き込み光源など種々の分野に急速に利用され始めている。窒化物半導体は結晶性の優れた半導体を量産性よく形成させることが難しく、現在のところサファイア基板やSiC基板上にバッファ層を介して成膜させてある。そのため、窒化物半導体を用いた発光素子は通常の発光素子に比べて結晶欠陥などが多く結晶性が悪いが故に耐電圧が低いと考えられている。特に、発光層の組成にAl及び／又はInの元素を含み紫外域などの短波長側や可視光の長波長側に発光ピークを持った窒化物半導体を利用した発光素子を形成させるほど良好な膜を形成させることが難しい傾向にある。また、サファイア基板など絶縁性基板上に窒化物半導体を成膜させた発光素子は、導通する半導体層領域が総膜厚でも約10μmにも満たない薄さのため電圧がかかると破壊されや

すい傾向にある。

【0003】さらに、発光効率をより向上させるため、発光層が単一量子井戸構造や多重量子井戸構造とされる極めて薄膜で形成させることが行われている。そのため、小型、高効率、小電流で高出力を有する優れた特性を持つ窒化物半導体を用いた発光素子は、少しの静電気電圧で破壊され易いという問題がある。

【0004】例えば、通常の発光層がAlGaInPなどからなる赤色や赤外光が発光可能な発光ダイオードは、約2KVの耐電圧があるのに対し、発光層がInGaInからなる青色、緑色、黄色などが発光可能な発光素子の耐電圧は約0.5KV以下にしかすぎない。特に、Alが含有された紫外発光可能な窒化物半導体発光素子に至っては約0.2KV以下である（なお、発光素子までの抵抗がほぼ0オーム、スイッチングにより200pFのコンデンサから発光素子に電流を流して耐電圧試験をしてある。）。上述の如く、3族窒化物半導体からなる発光ダイオードは、他の半導体発光素子と異なり、構造上、電気的なショックにより比較的低い逆方向電圧だけでなく順方向電圧であっても発光素子に破壊が起こりやすい。

【0005】静電気及びサージ電圧対策としては、発光素子を破壊させる過大な電流が流れ込まないように制限する半導体保護素子を設けることが考えられる。例えば、ツェナーダイオードを半導体保護素子として発光素子と逆並列に接続させる。これにより、静電気やサージに対し、見かけ上発光素子の耐電性を強くすることができる。具体的一例を図7に示す。図7(A)には、マウントリード51aのカップ内にLEDチップ52をダイボン樹脂56を用いて配置固定させると共に、LEDチップ52をマウントリード51a及びインナーリード51bとワイヤ54を用いて電気的に接続させる。また、マウントリード51a上には半導体保護素子としてツェナーダイオード57が配置される。ツェナーダイオード57はマウントリード51aと銀ペーストで固定されると共にツェナーダイオードの他方の電極とインナーリード51bとをワイヤで電気的に接続させる。図7(B)には、図7(A)の等価回路図を示す。

【0006】これにより、LEDチップにツェナーダイオードが逆並列に電気的に接続されることとなる。LEDチップが配置され、電気的に接続されたマウントリード及びインナーリードの先端をエポキシ樹脂58などにより封止し、発光ダイオードを形成させることができる。なお、図8に半導体発光素子(波線)とツェナーダイオード(実線)の電流電圧特性をそれぞれ示す。この発光素子を点灯させるために順方向電流を流す場合、半導体保護素子であるツェナーダイオードは逆並列に接続されているため電流が実質的に流れない。そのため、発光ダイオードの駆動電圧により、効率よく発光素子であるLEDチップを発光させることができる。他方、発光

素子が破壊されるサージ電圧が順方向に印加されると、ツェナーダイオードが発光素子が破壊されるサージ電圧よりも低い電圧 V_Z に制限する。即ち、LEDチップが破壊される電圧よりも小さい電圧に選択した立ち上がり電圧でツェナーダイオードに電流が流れ定電圧化し、LEDチップに大きな電圧が掛かることがない。

【0007】

【発明が解決しようとする課題】しかしながら、このようなツェナーダイオードで発光素子が保護された発光ダイオードをマトリックス状に配置させたLEDディスプレイに利用した場合、新たな問題が生ずることが分かった。この発光ダイオードを用いダイナミック駆動させるためにマトリックス状に配置させたLEDディスプレイの模式的回路構成を図9に示す。図9にはLEDチップと、ツェナーダイオードが逆方向に接続された発光ダイオードをL1からL12の如くマトリックス状に配置させてある。発光ダイオードは各列及び行ごとに接続され、各列及び行が選択された発光ダイオードのみが発光可能となる。この回路に上記したツェナーダイオードを保護素子として組み込まれた発光ダイオードを配置させた場合、半導体保護素子を介して電流が他の回路に流れ込み、意図しない発光ダイオードが発光されることとなる。

【0008】このような発光ダイオードの意図しない点灯は、所望の発光ダイオードL1及びL7の点灯輝度が下がるばかりでなく、LEDディスプレイ全体のコントラストの低下や誤作動を引き起こす要因となる。従ってツェナーダイオードや通常のシリコンダイオードは、マトリックス状の回路構成のディスプレイには不向きであり、実質的に使えない。また、発光素子の不良チェックは逆方向漏れ電流の有無で行う場合が、単なるツェナーダイオードなどの保護素子を並列に接続させただけでは、保護素子の特性上発光ダイオードの逆方向が保護素子を介して通電するため不良チェックができないという不都合が生じる。したがって、本願発明は、静電気やサージ電圧に対し発光素子を保護すると共に誤作動のない発光ダイオードを提供することを目的とする。また、発光素子の不良チェックが簡単に行える発光ダイオードを提供することを目的とする。

【0009】

【課題を解決するための手段】本発明は、少なくとも発光層がGaを含む窒化物半導体である発光素子と、該発光素子を電気的に保護するための半導体保護素子とを有する発光ダイオードである。特に、発光素子と並列接続された半導体保護素子は、双方向とも発光素子の順方向電圧以上の電圧において導通することを特徴とする。より具体的には、発光素子と並列接続された半導体保護素子は双方向に対称もしくは非対称に、発光素子の順方向電圧以上の電圧において導通するか、さらに負性抵抗特性を有することとさせる。これにより、発光素子の破壊

や誤動作を抑制することができる。また、電圧の低い領域では実質的にほとんど保護素子を介さず、電流が流れるため発光素子の不良チェックを簡単に行うことができる。

【0010】本発明の請求項2に記載の発光ダイオードは、少なくとも発光層にInとGaとを有する窒化物半導体を用いた発光素子と、発光素子と並列接続され発光素子を電気的に保護するための半導体保護素子とを有する。特に、半導体保護素子は、トリガダイオード、ベースをオープンにさせたトランジスタ、バリスタ、及び逆方向に直列接続されたツェナーダイオードから選択される少なくとも1種を有する。

【0011】本発明の請求項3に記載の発光ダイオードは、発光素子がサファイア基板上に少なくとも発光層がGaを含む窒化物半導体を介してp型及びn型の窒化物半導体を有する。

【0012】本発明の請求項4に記載のドットマトリックスディスプレイは、特定の保護素子を持った発光ダイオードをダイナミック駆動させる構成のドットマトリックスディスプレイとすることで、誤作動等のないドットマトリックスディスプレイとすることができる。

【0013】

【発明の実施の形態】本願発明者は種々の実験の結果、窒化物半導体発光素子を用いた発光ダイオードの順方向或いは逆方向の両方に対して、実質的に損失や駆動回路に影響されることなく、静電気やサージ電圧に対して保護される発光ダイオードを見出し本願発明を成すに到った。

【0014】即ち、本願発明は図1に示す回路を発光ダイオードに内蔵することにより、発光ダイオード単体で、LEDチップ固有の特性を損なうことなく、静電気やサージ電圧に対してもLEDチップを保護する発光ダイオードを得た。

【0015】本発明に用いられる半導体保護素子としてのトリガダイオードは、図2に示すような電圧電流特性を有する。図2に於いて、横軸に電圧、縦軸に電流を取り、それぞれの方向に電圧を印加していくと降伏電圧 V_{B0} を境にして低インピーダンスとなり電流が急に流れ出す特性がある。なお、図2において、窒化物半導体発光素子を点線で示し、トリガーダイオードを実線で示す。トリガーダイオードには極性がないため、それぞれの方向にほぼ対称な特性を示す。

【0016】このトリガダイオードをLEDチップに対して並列に接続した発光ダイオードに於いて、トリガダイオードは、発光素子の順方向及び逆方向において、 $|V_{B0}|$ 以上の電圧に対する電圧制限器として作用する。降伏電圧 $|V_{B0}|$ がLEDチップの駆動電圧より高いトリガダイオードを選択して使用することにより、発光ダイオードに対して静電気やサージ電圧が印加された場合、トリガダイオードは電圧制限器として作用するか

ら、バイパスとなる保護作用をする。したがって、降伏電圧 $|V_{B0}|$ を超える電圧は発光素子に印加されず、発光素子が破壊されることはない。

【0017】また、逆方向においても降伏電圧までは導通せず電流阻止能力があるため、マトリック状に接続させた各発光ダイオードに、電流回り込みによる誤作動が生ずることを防止する作用をする。さらに、トリガダイオードの降伏電圧 V_{B0} までの漏れ電流は、LEDチップ特性から考えると充分小さく、無視できる程度である。したがって、LED装置定常駆動時においても発光素子固有の特性を損なうことはない。

【0018】また、トランジスターを用いた場合、例えばベースをオープンとしたnpn型のトランジスターでは、電圧電流特性は図10のようになる（なお、ここで、本発明のトランジスターとは広義に解釈するものとし、必ずしも3端子が露出しているものだけでなく、npn接合やpnp接合された半導体に二端子だけが露出させた半導体保護素子も含む）。図10(A)中の波線は発光素子を示し、実線はトランジスターを示す。この特性は、発光素子であるLED1001のアノードをトランジスター1002のエミッタと、LEDのカソードをトランジスターのコレクターと接続した場合、LEDに対して順方向ではツェナーダイオードと同じ特性に、逆方向ではトリガーダイオードと同じ特性の保護回路として働く。一般にGaN系LEDは逆方向の過電圧により弱く、保護回路としての整合性は良好である。図10(B)は、図10(A)の等価回路図を示す。

【0019】また、トランジスターを使用する場合、他の保護素子と比べてより大きな長所があるすなわち、実際の発光素子であるLEDチップや、量産されているツェナーダイオードや、トリガダイオード及びトランジスターを実装した場合、半導体素子の構造や極性、実装方法によって厄介な問題を生じる場合がある。シリコンを利用したツェナーダイオードやトランジスターなどはn型基板が得やすく、n型基板使用の方が特性、コスト面で有利である。このため、ほとんどのダイオードは基板がn型半導体でボンディング電極がp型半導体となっている。

【0020】一方、窒化物半導体であるGaN系LEDはサファイア基板上に形成される場合があり、サファイアなどの絶縁基板を利用する場合には基本的に極性は無い。しかし、例えばツェナーダイオードを共通の導電性基体に乗せる場合、自ずから極性は決まってしまうことになる。すなわち、この場合発光素子が搭載されるフレーム（導電性基体）がアノード（正極）と決まる。ところが、この接続が信頼性面で重要な問題を提起する場合がある。発光素子であるLEDのフレームには反射効率を向上させる等のため、銀メッキが施すことがある。これに正の電圧が印加された場合、外部から浸入等した水分と反応し、銀のマイグレーション作用により短絡する

危険性がある。しかも、GaN系LEDはn型半導体層がサファイア側であり、フレームと露出したn型半導体層間に順方向電圧がかかり、マイグレーションを起こす方向と一致してしまう。極性は逆の方が好ましいのであるがツェナーダイオードがこの極性を決めてしまうのである。

【0021】ここで、同じn型半導体基板を使ったnpnトランジスターを見てみると、フレームを負極に実装可能なことが判る。すなわち、トランジスターによる保護回路は、保護能力、誤動作防止の他に信頼性面でも大きな長所を有することになるのである。

【0022】以上のことから、双方向形の保護機能を有する半導体保護素子をLEDと並列接続させ、半導体保護素子の電圧内でLEDを駆動させる。これより、LEDチップ固有の特性を損なうことなく静電気やサージ電圧から発光素子を保護し、且つ発光ダイオードの誤動作を防止することができる。なお、半導体保護素子は、上述の双方向形の保護機能を有する限り、トリガダイオード、ベースをオープンにさせたトランジスタ、バリスタ及び逆方向に直列接続されたツェナーダイオードやこれらの特性を含むIC、LSIなどを利用することもできる。以下に本発明の一実施の形態である実施例を用いて本発明を更に詳細に説明する。しかし本発明はこれのみに限定されないことはいうまでもない。

【0023】

【実施例】【実施例1】窒化物半導体をMOCVD法を用いて予め洗浄したサファイア基板上に成膜させ発光素子であるLEDを形成させる。MOCVD装置の反応容器内にサファイア基板を配置させて、水素ガスを流しながら800℃でベークする。次に、原料ガスとしてTMG（トリメチルガリウム）ガス、窒素ガス及びキャリアガスとして水素ガスを流し、基板温度550℃でサファイア基板上にバッファ層としてGaNを厚さ150Åで成膜させる。

【0024】バッファ層を成膜後、原料ガスの流入を止め成膜温度を1050℃に上げて、原料ガスとしてTMGガス、窒素ガス及びキャリアガスとして水素ガスを流しノンドープのn型GaNを厚さ1.5μmで成膜させる。n型GaN上にn型電極を形成させるn型GaN層を成膜させる。成膜温度を維持させたまま、原料ガスとしてTMGガス、窒素ガス、キャリアガスとして水素ガス及びシランガスを流しn+型GaNを厚さ2.3μmで成膜させる。成膜温度を維持させたまま、n+型GaN上に原料ガスとしてTMGガス、窒素ガス及びキャリアガスとして水素ガスを流し、ノンドープのGaNとSiドープのGaNを20周期で成膜させたn型多層膜を形成させる。なお、GaN層の不純物濃度が異なる変調ドープとしてある。

【0025】続いて、変調ドープしたGaN層上には活性層としてAlInGaNを形成する。具体的には、成

10

20

30

40

50

膜温度を800℃にまで下げる。原料ガスとしてTMA（トリメチルアルミニウム）ガス、TMI（トリメチルインジウム）ガス、TMGガス、窒素ガス及びキャリアガスとして水素ガスを流し、活性層を形成させる。

【0026】次に、活性層上には、p型クラッド層として厚さが40ÅであるMgドープのAlGaInと厚さが25ÅであるMgドープのInGaInを5回繰り返した超格子p型クラッド層を形成させる。より具体的には、成膜温度を1050℃に維持したまま、原料ガスとしてTMGガス、TMA（トリメチルアルミニウム）ガス、窒素ガス、キャリアガスとして水素ガス及びp型ドーパントとしてCp₂Mg（シクロペンタジエニルマグネシウム）ガスを導入してp型クラッド層を成膜させる。

【0027】最後に成膜温度を1050℃に維持したまま原料ガスをTMGガス、窒素ガス、キャリアガスとして水素ガス及び不純物ガスとしてCp₂Mgを流しp型コンタクト層としてMgドープのGaInを成膜させる。窒化物半導体ウエハを成膜後、RIEによりn型コンタクト層までが一部露出できるように活性層などを除去する。その後、p型及びn型の各コンタクト層にスパッタリングを用いて電極を形成させる。窒化物半導体ウエハをスクライブして発光素子として複数のLEDチップを形成させる。こうしてサファイア基板上に量子井戸構造の活性層が形成されダブルヘテロ構造となる窒化物半導体である発光素子が形成される。発光層となる活性層はGaを含む窒化物半導体の紫外線が発光可能な発光素子である。この発光素子を利用して図3の如き、発光ダイオードを形成させる。

【0028】図3は本発明の一実施例の形態であるキャンタイプパッケージの発光ダイオードを示す模式図である。上記で得られたLEDチップ31を、銀メッキを施したステム33の収納部に銀ペースト36で接合する。次にステムの収納部周縁のフラット部にnpn接合を有しn型基板であるトリガダイオードチップ32を銀ペースト36で接合する。この場合、ステムをカソード側とすると共にインナーリードをアノード側としている。より具体的には、インナーリード33aとLEDチップ31のp側取出電極（アノード側）を、またマウントリード33bとLEDチップ31のn側取出電極（カソード側）を金線35でワイヤーボンディングにより接続する。ステムのインナーリード33aは、ステム33の収納部及びマウントリード33bとは電氣的に絶縁されている。次にトリガダイオードの上面となるn側取出電極とインナーリード33aを金線35でワイヤーボンディングにより接続する。

【0029】最後に、N₂雰囲気中でキャップ34とステム33のフランジ部を抵抗溶接により溶着封止することにより、マウントリード33bをカソード、インナーリード33aをアノードとし、トリガダイオードチップ32をLEDチップ31に対して並列に接続した発光ダ

イオードが形成できる。

【0030】こうして得られた発光ダイオードの耐電圧を評価する。評価に用いた装置の試験回路を図6に示す。電源Vの仕様は最大電圧3kV、最大電流3mAの直流電圧とし、試験条件はコンデンサC容量を200pF、抵抗Rを0Ωとした。なお、コンデンサCは試験電圧に充分耐えられるものとし、切替スイッチSは絶縁抵抗が高く、接触抵抗が低く、かつチャタリングのないものとした。また、試験装置と供試品との配線は極力短くし、浮遊容量はコンデンサC容量の5%以下とした。試験方法は、装置の切替スイッチSを電源V側にし、試験電圧をコンデンサCに充電する。切替スイッチSを供試品側にして放電させる。

【0031】次に試験電圧の極性を変えて同じ操作を繰り返す。試験電圧は100Vステップで、最大2.5kVまで設定した。本実施例で得られた発光ダイオードの耐電圧試験評価結果は、順方向、逆方向共に2.5kVに耐えることができる。即ち、LEDチップは半導体保護素子を加えないときと同様に駆動させることができると共に、定格電圧以上においてはトリガダイオードの降伏電圧で一定となる。

【実施例2】図4は本発明の一例である表面実装タイプの発光ダイオードの模式図である。図4の上図は正面図で、下図は断面図である。この発光ダイオードは、窒化物半導体からなるLEDチップを用いている。窒化物半導体は、MOCVD法を用いて予め洗浄したサファイア基板上に成膜させる。MOCVD装置の反応容器内にサファイア基板を配置させて水素ガスを流しながら800℃でベーキングした。次に、原料ガスとしてTMG（トリメチルガリウム）ガス、窒素ガス及びキャリアガスとして水素ガスを流し、基板温度550℃でサファイア基板上にバッファ層としてGaInを厚さ150Åで成膜させた。

【0032】バッファ層を成膜後、原料ガスの流入を止め成膜温度を1050℃に上げて、原料ガスとしてTMGガス、窒素ガス及びキャリアガスとして水素ガスを流しノンドープのn型GaInを厚さ1.5μmで成膜させた。続いて、n型GaIn上にn型電極を形成させるn型コンタクト層としてn型GaIn層を成膜させる。具体的には、成膜温度を維持させたまま、原料ガスとしてTMGガス、窒素ガス、キャリアガスとして水素ガス及びシランガスを流しn⁺型GaInを厚さ2.3μmで成膜させる。次に成膜温度を維持させたまま、n⁺型GaIn上に原料ガスとしてTMGガス、窒素ガス及びキャリアガスとして水素ガスを流しノンドープのGaInとSiドープのGaInを20周期で成膜させる多層膜を形成する。なお、GaIn層の不純物濃度が異なる変調ドープとしてある。

【0033】続いて、変調ドープしたGaIn層上には活性層として250ÅのGaInと厚さ30ÅのInGaIn

を6周期繰り返した多重量子井戸構造であり、両端がGaNである活性層を構成する。具体的には、成膜温度を1050℃に維持したまま、変調ドーピングしたGaN層上に原料ガスとしてTMG、窒素ガス及びキャリアガスとして水素ガスを流しノンドープのGaNを30Åで成膜させる。続いて、一旦キャリアガスだけを流しながら、成膜温度を800℃にまで下げる。温度が一定した後、再び原料ガスとしてTMI（トリメチルインジウム）ガス、TMGガス、窒素ガス及びキャリアガスとして水素ガスを流し、ノンドープのInGaNを250Åで成膜させる。これを、6周期繰り返した後、最後に成膜温度を1050℃にし、原料ガスとしてTMG、窒素ガス及びキャリアガスとして水素ガスを流しノンドープのGaNを30Åで成膜させ活性層を形成させる。

【0034】次に、活性層上には、p型クラッド層として厚さが40ÅであるMgドーピングのAlGaNと厚さが25ÅであるMgドーピングのInGaNを5回繰り返した超格子p型クラッド層を形成させる。成膜温度を1050℃に維持したまま、原料ガスとしてTMGガス、TMA（トリメチルアルミニウム）ガス、窒素ガス、キャリアガスとして水素ガス及びp型ドーパントとしてCp₂Mg（シクロペンタジエニルマグネシウム）ガスを導入してp型AlGaNを40Åで成膜させる。

【0035】最後に成膜温度を1050℃に維持したまま原料ガスをTMGガス、窒素ガス、キャリアガスとして水素ガス及び不純物ガスとしてCp₂Mgを流しp型コンタクト層としてMgドーピングのGaNを成膜させる。窒化物半導体ウエハを成膜後、RIEによりn型コンタクト層までが一部露出できるように活性層などを除去する。その後、p型及びn型の各コンタクト層にスパッタリングを用いて電極を形成させる。窒化物半導体ウエハをスクライブして各LEDチップを形成させる。こうしてサファイア基板上に多重量子井戸構造の活性層が形成されダブルヘテロ構造となる窒化物半導体である発光素子が形成される。発光層となる活性層はGaを含む窒化物半導体の青色が発光可能な発光素子である。この発光素子を利用して図4の如き、白色系が発光可能な発光ダイオードを形成させる。

【0036】まず、銀メッキした銅製リードフレーム41を打ち抜きにより形成し、そのリードフレーム41に射出成形法により発光ダイオードの外枠となるパッケージ42を形成する。次に、窒化ガリウム系化合物半導体であるLEDチップ43を、プラスチックパッケージ42収納部のリードフレーム41露出部にエポキシ樹脂46で接合する。さらに、パッケージ42のリード電極41上にnpn接合を持ったn基板のトランジスタチップ44を銀ペースト47で接合する。パッケージ42のLEDチップ43を接合したリードフレーム41とトランジスタチップ44を接合したリード電極41はパッケージ材料により電気的に絶縁されている。LEDチッ

プ43を接合したリード電極41とLEDチップ43のn側取出電極（カソード側）を、またトランジスタチップ44の表面電極と他方のリード電極41とを金線によりワイヤボンディングさせる。同様に、LEDチップ43のp側取出電極（アノード側）を金線45でワイヤボンディングにより接続する。

【0037】次に、パッケージ42上に射出成形により青色光を吸収して補色となる光を発光可能な蛍光体としてYAG：Ceが含有された透光性エポキシ樹脂をLEDチップ及びトランジスタダイオード上に形成させる。パッケージ42外枠から出たリードフレーム41を最適形状に切断し、最後にそのリードをプラスチックパッケージ42外枠に沿うように折り曲げる。以上により、LEDチップ43に対してトランジスタチップ44を並列に接続した面実装タイプの白色発光ダイオードを形成した。

【0038】こうして得られた本実施例の発光ダイオードにおいて、実施例1と同様の方法で耐電圧を評価した結果、実施例1同様、順方向、逆方向共に2.5kVに耐えることまで確認した。即ち、LEDチップは半導体保護素子を加えないときと同様に駆動させることができると共に定格電圧以上においてはトランジスタの降伏電圧で一定となる。なお、ツェナーダイオードをAgペーストでダイボンドすると、Agはアノード側からカソード側に向かってマイグレーションする傾向が高いため、並列接続させたLEDチップ或いはツェナーダイオードに駆動に伴いAgがマイグレーションして短絡する場合がある。しかしながら、本発明の半導体保護素子を利用した場合、LEDチップとトランジスタダイオードとをリード電極上で同極性で接続させることができるため上述のような問題を回避することができる。さらに、この発光ダイオードを用いてダイナミック駆動させるマトリクス状のLEDディスプレイに利用した場合、実質的に点灯する発光ダイオードをなくすることができる。

【実施例3】図5は、砲弾型タイプの発光ダイオード断面図である。まず、銀メッキした銅製リードフレーム51を打ち抜き及び押圧により形成する。形成されたリードフレーム51は、マウントリード51aの先端にLEDチップ52収納部であるカップと、カップ下部にトリガダイオードチップ53を接合可能な平坦部を有する。

【0039】リードフレーム51の収納部に窒化ガリウム系化合物半導体であるLEDチップ52をエポキシ樹脂56によりダイボンドする。続いて、LEDチップからの放射光がトリガダイオードによって吸収されることを防止するためにカップ底面のリードフレーム間に配置させる。即ち、図5に示すようにSMDトリガダイオードチップ53をインナーリード51bとマウントリード51a間に溶接により接合する。SMDトリガダイオードはカップによって実質上保護されるLEDチップと異なり、後に形成させる封止樹脂の収縮などによる影響を

受けやすいため、強固に接合させることができる溶接によって接合させてある。

【0040】インナーリード51bとLEDチップ52のn側取出電極（カソード側）を、またマウントリード51aとLEDチップ52のp側取出電極（アノード側）を金線54でそれぞれワイヤーボンディングさせる。インナーリード51bは、マウントリード51aと電気的に絶縁されている。

【0041】LEDチップ52及びSMDトリガダイオードチップ54を外部応力、水分及び塵芥などから保護し、かつ適切な配光特性を得る目的で、光透過性に優れたエポキシ樹脂でモールドする。モールド部材である封止樹脂は、エポキシ樹脂を入れた砲弾型型枠となるキャビティ内にLEDチップ及びSMDトリガダイオードチップまで樹脂封止できるようにリードフレームを挿入し、加熱硬化させることで形成できる。以上により、トリガダイオードチップ53をLEDチップ52に対して逆並列に接続した砲弾型タイプの発光ダイオードを形成した。

【0042】こうして得られた本実施例の発光ダイオードにおいて、実施例1と同様の方法で耐電圧を評価した結果、実施例1同様、順方向、逆方向共に2.5kVに耐えることまで確認した。即ち、LEDチップは半導体保護素子を加えないときと同様に駆動させることができると共に定格電圧以上においてはトリガダイオードの降伏電圧で一定となる。

【0043】

【発明の効果】以上説明したように、本発明によればLEDチップと特定の関係を満たした半導体保護素子をLEDチップに対して並列に接続することにより、静電気やサージ電圧から保護され、且つLEDチップ固有の特性を損なうことのない発光ダイオードを得ることができる。

【図面の簡単な説明】

【図1】 本発明の発光ダイオードの回路図を示す。

【図2】 トリガダイオード及びLEDチップの電圧電流特性図を示す。

【図3】 実施例1のキャンタイプパッケージである発光ダイオードの斜視図を示す。

【図4】 実施例2の面実装タイプである発光ダイオードの正面図及び断面図を示す。

【図5】 実施例3の砲弾型樹脂モールドタイプである発光ダイオードの模式的断面図を示す。

【図6】 耐電評価試験装置の回路図を示す。

【図7】 図7(A)は本発明と比較のために示す砲弾型樹脂モールドタイプである発光ダイオードの模式的断面図を示し、図7(B)はその等価回路を示す。

【図8】 ツェナーダイオード及びLEDチップの電圧電流特性図を示す。

【図9】 発光ダイオードを用いたドットマトリックスディスプレイの模式的部分回路図を示す。

【図10】 図10(A)はベースをオープンにしたnpn型のトランジスタ及びLEDチップの電圧電流特性図を示し、図10(B)はその等価回路を示す。

【符号の説明】

21、31、43、52・・・LEDチップ

22、32、44、53・・・トリガダイオードチップ

35、45、54・・・金線

41、51・・・リードフレーム

33・・・ステム

34・・・キャップ

42・・・プラスチックパッケージ

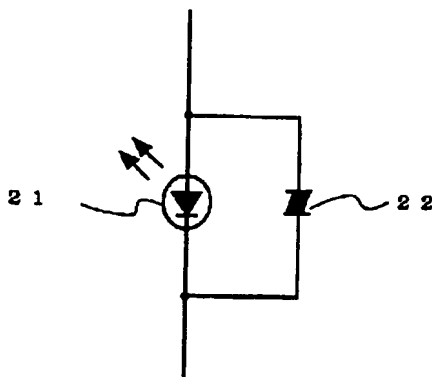
58・・・モールド樹脂

36、47・・・Agペースト

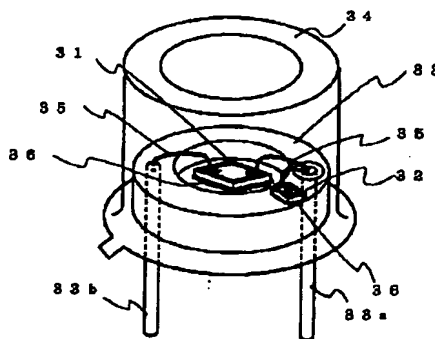
46、56・・・エポキシ樹脂

57・・・溶接による金属片

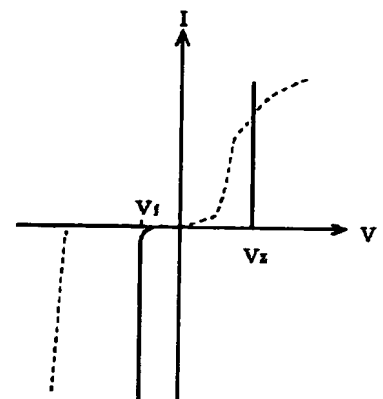
【図1】



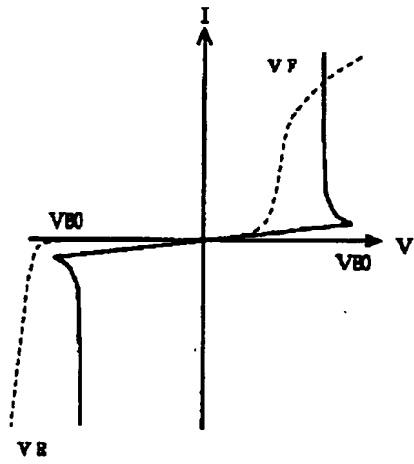
【図3】



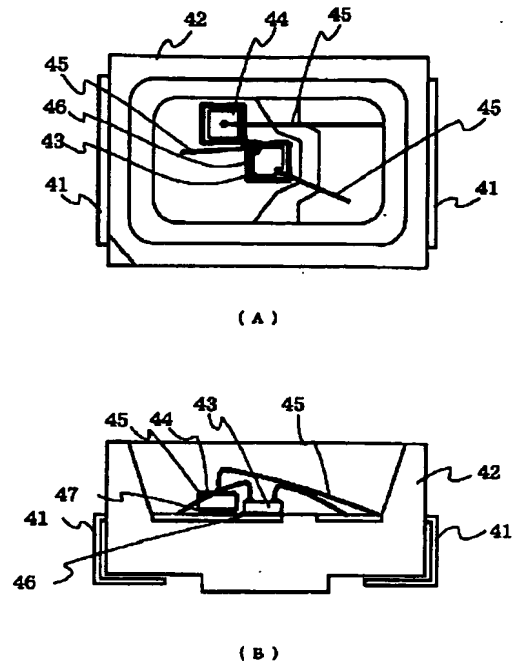
【図8】



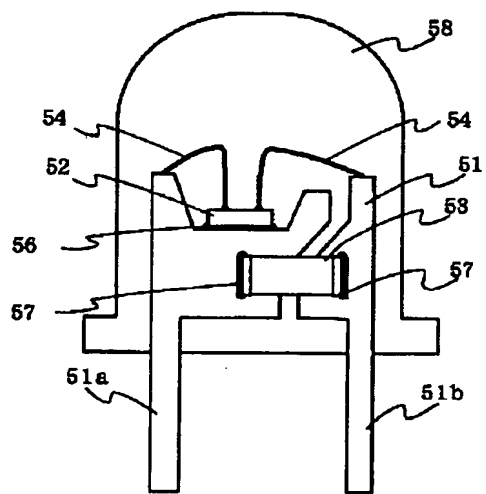
【図2】



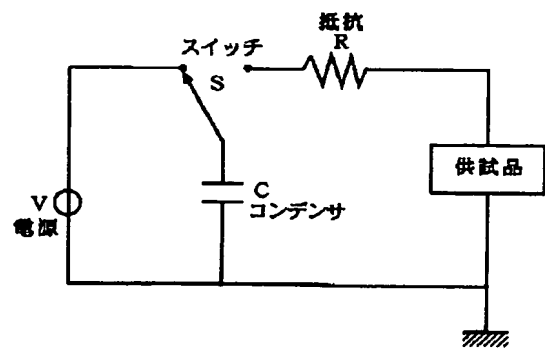
【図4】



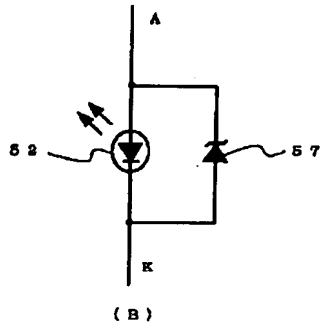
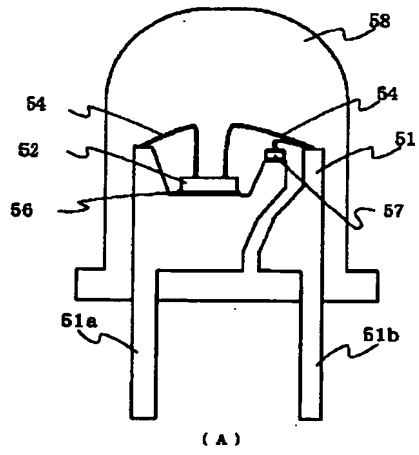
【図5】



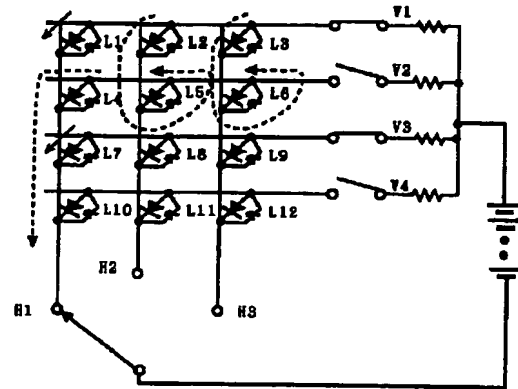
【図6】



【図7】



【図9】



【図10】

